

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-037166

(43)Date of publication of application : 07.02.1992

(51)Int.Cl.

H01L 27/148

H04N 5/335

(21)Application number : 02-143443

(71)Applicant : NEC CORP

(22)Date of filing : 01.06.1990

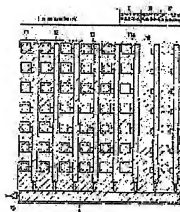
(72)Inventor : KIMURA TETSUJI

(54) SOLID-STATE IMAGE PICKUP DEVICE

(57)Abstract

PURPOSE: To make it possible to prevent time fluctuations of the output of an optical signal and hence improve device reliability by classifying an optical dark picture element region of a solid camera device into three types and synthesizing the output from an effective picture element and the three types of the optical dark picture elements.

CONSTITUTION: Any region which excludes a light receiving section 11 in an effective picture element region I is shielded by a light shielding section 16. In a first optical dark picture element region II which has a dummy light receiving section 11a, a vertical register 12, and a transfer gate section 13, every region is shielded by the light shielding layer 16, the light receiving section is long while in a second optical dark picture element region III which has the vertical register 12 and the transfer gate section 13, the light shielding layer 16 shields the vertical register 12 and the transfer gate section 13 in the same pattern identical to that in the effective picture element region I.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

④ 公開特許公報(A) 平4-37166

① Int. Cl.⁵

H 01 L 27/148
H 04 N 5/335

識別記号

庁内整理番号

⑥ 公開 平成4年(1992)2月7日

S

8838-5C
8122-4M

H 01 L 27/14

B

審査請求 未請求 請求項の数 1 (全9頁)

⑤ 発明の名称 固体撮像素子

⑦ 特 願 平2-14343

⑧ 出 願 平2(1990)6月1日

⑨ 発 明 者 木 村 哲 司 東京都港区芝5丁目7番1号 日本電気株式会社内

⑩ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑪ 代 理 人 弁理士 尾身 祐助

明 細 書

1. 発明の名称

固体撮像素子

2. 特許請求の範囲

第1導電型半導体層の表面領域内に複数列に形成された第2導電型の第1の受光部、前記第1の受光部の各列に沿って設けられ、前記第1の受光部で蓄積された信号電荷を受け取りこれを転送する複数個の第1の垂直レジスタ、前記第1の受光部と前記第1の垂直レジスタとの間に設けられ、前記第1の受光部で蓄積された信号電荷の前記第1の垂直レジスタへの転送を制御する転送ゲート部および前記第1の受光部の部分を除く部分を透光する金属透光膜を有する有効画素部と。

前記第1導電型半導体層の表面領域内に列状に設けられた第2導電型の第2の受光部、前記第2の受光部に沿って設けられ、第2の受光部に蓄積された電荷を受け取りこれを転送する第2の

垂直レジスタ、前記第2の受光部と前記第2の垂直レジスタとの間に設けられ、前記第2の受光部に蓄積された電荷の前記第2の垂直レジスタへの転送を制御する転送ゲート部および全体を透光する金属透光膜を有する第1の光学的黒画素部と、

第3の垂直レジスタ、前記有効画素部における転送ゲート部と同様のパターンで前記第3の垂直レジスタに沿って設けられた転送ゲート部および全体を透光する金属透光膜を有し、受光部を有しない第2の光学的黒画素部と。

第4の垂直レジスタ、前記有効画素部における転送ゲート部と同様のパターンで前記第4の垂直レジスタに沿って設けられた転送ゲート部および前記有効画素部における金属透光膜と同様の透光パターンの金属透光膜を有し、受光部を有しない第3の光学的黒画素部と。

前記各垂直レジスタの後段に設けられ、各垂直レジスタからの電荷を受け取りこれを転送する水平転送部と、

前記水平転送部から電荷を受け取りこれを電圧

信号に変換する出力部と、
を具備する固体撮像素子。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は固体撮像素子に関し、特に、電荷転送装置(CCD)を用いた2次元インターライン型固体撮像素子に関する。

[従来の技術]

第5図は、従来の2次元インターライン型固体撮像素子の全体構成図である。第5図において、11は水平方向および垂直方向に規則的に配列された受光部、11aは光学的黒面素を構成するための疑似受光部、12は受光部11で光電変換され蓄積された信号電荷を転送する垂直レジスタ、13は受光部11または疑似受光部11aから垂直レジスタ12への信号電荷の転送を制御する転送ゲート部、14は垂直レジスタ12によって転送されてきた信号電荷を受け取りこれを水平方向に転送する水平レジスタ、15は水平レジスタ1

4によって転送されてきた信号電荷を電圧信号に変換して出力する出力部、16aは受光部11上で開口を有する遮光層である。

有効画素領域Ⅰでは、受光部11以外のすべての領域が、光学的黒面素領域Ⅱaでは、疑似受光部11aを含むすべての領域がそれぞれ遮光層16aによって遮光されている。ここで遮光層16aは通常配線との共通化のためアルミニウムにより形成されている。

第6図は、第5図における有効画素領域Ⅰの受光部11付近の拡大図である。第6図において、17、18、19、20は、それぞれ、第1、第2、第3、第4垂直転送電極、21は、受光部11および垂直レジスタ12を分離するチャネルストップである。第1、第3垂直転送電極17、19は垂直レジスタ12の転送電極として、また転送ゲート部13の電極として用いられている。第2、第4転送電極18、20は垂直レジスタ12の転送電極として用いられている。

受光部11で発生した信号電荷は、第1、第3

垂直転送電極17、19に印加される信号電荷読み出しパルスによって転送ゲート部13を介して垂直レジスタ12に移され、第1〜第4垂直転送電極17〜20に順次パルスを印加することにより垂直レジスタ12内を転送される。

第7図は、第5図における光学的黒面素領域Ⅱaの疑似受光部11a付近の拡大図である。この領域においては、疑似受光部11aの部分をも含めて全体が遮光層16aによって遮光されている。

第8図は、第6図のA-A'線断面図である。第8図において、12aはnウェル領域、22はシリコン酸化膜、23は第1乃至第4垂直転送電極17〜20を覆うシリコン酸化膜22上に設けられたリンガラス層、24はpウェル領域、25はn型基板である。

第9図、第10図は、それぞれ第6図のB-B'線断面図と第7図のC-C'線断面図である。これらの図において、10は、受光部11乃至疑似受光部11aを構成するnウェル領域、17a

〜20aはそれぞれ第1乃至第4垂直転送電極の配線部、26はnウェル領域10上を覆いチャネルストップ21と接触するp⁺型領域であって、このp⁺型領域26とnウェル領域10およびpウェル領域24によってp⁺np接合のフォトダイオードが構成されている。

第11図は信号電荷読み出し期間前後のタイミングを示すパルス波形図である。第11図において、φ₁、φ₂、φ₃、φ₄は、それぞれ第1、第2、第3、第4垂直転送電極17乃至20に印加される転送クロックであり、また、t₁、t₂はそれぞれ第1、第3垂直転送電極17、19に信号電荷読み出しパルスが印加されている期間を示している。

さて、有効画素領域Ⅰおよび光学的黒面素領域Ⅱaにおいて発生した信号電荷は、出力部にて電圧に変換され出力されるが、有効画素領域Ⅰの単位画素の出力Vは、光電変換による光信号分A、受光部の暗電流分B、垂直レジスタの暗電流分Cおよび水平レジスタの暗電流分Dからなり、一方

光学的黒面素領域Ⅱaにおける単位画素の出力 V' は、光が受光部に入射しないので光信号分 A がなく、受光部の暗電流分 B 、垂直レジスタの暗電流分 C 、水平レジスタの暗電流分 D からなる。したがって、外部回路で両者の差、すなわち $V-V'=(A+B+C+D)-(B+C+D)=A$

を取り出せば光信号のみを得ることができる。

【発明が解決しようとする課題】

上述した従来の構造、動作の固体撮像素子においては、信号電荷読み出し期間 t_1 において、第1垂直転送電極17に中位から高位への立ち上がり時間が $0.5\mu s$ 以下の急峻なパルスが印加される。このため、第1垂直転送電極17とこれと隣り合う第2垂直転送電極18との間には瞬時に高い電位差 (V_H-V_L) が加わる。通常、第1垂直転送電極と第2垂直転送電極の間のシリコン酸化膜22中には、膜厚が約1500人の場合、各垂直転送電極を形成するポリシリコンの表面形状にもよるが電位差 (V_H-V_L) が20Vで約

1nA程度のファウラー・ノルドハイム(Fowler-Nordheim)型トンネル電流が流れているが、上述した急峻な電位変化によってこの電流は増加し、シリコン酸化膜22中で加速された電子はシリコン酸化膜20とシリコン基板のnウェル領域12aとの界面付近に界面準位を形成する。信号電荷読み出し期間 t_2 においても全く同様のことが起こる。この結果、シリコン酸化膜22の性質は経時的に変化し、特に新たに形成された界面準位から発生する電子は直下のnウェル領域12aへ流入し、垂直レジスタ12の暗電流の経時的増加をもたらす。

さて、本発明者は、本発明に関連する過程でこの垂直レジスタの暗電流の経時的増加が有効画素領域と光学的黒面素領域で異なる事を実験的に見出した。その様子を定性的に第12図に示す。有効画素領域と光学的黒面素領域でこのように垂直レジスタの暗電流の増加が異なる理由は現在までのところ明らかではないが、アルミニウムの透光層のパターンが両者で異なる点以外構造的に差

がないので、この点に起因するものと考えられる。ここで、有効画素領域および光学的黒面素領域の垂直レジスタの暗電流の増加分をそれぞれ C_1 、 C_2 ($C_1 < C_2$) とすれば各領域の単位画素の出力は前述の記号を用いて

有効画素領域： $V=A+B+C+C_1+D$

光学的黒面素領域： $V'=B+C+C_2+D$

と表される。したがって、外部回路で両者の差を取り出した場合、

$$V-V'=(A+B+C+C_1+D)-(B+C+C_2+D)$$

$$=A+(C_1-C_2) \quad (<A)$$

となって正確な光信号分の出力 A が得られず、特に光量が少ない場合、 $V-V' \leq 0$ となって画素が黒くしずんでしまう現象が起こる。

なお、このような暗電流の増加は垂直レジスタのみならず、各垂直転送電極の配線部が重なり合う受光部付近でも起こると考えられるが、受光部を p^+np 型フォトダイオードで形成した場合、界面付近から発生する暗電流は、電子-正孔の再

結合により無視できるレベルに抑えることができるので問題とはならない。

【課題を解決するための手段】

本発明の固体撮像素子は、第1の受光部、第1の垂直レジスタ、転送ゲート部および第1の受光部に開口を有する金属透光膜を有する有効画素部の外に次の3層層の光学的黒面素部を具備するものである。すなわち、第1導電型半導体層の表面領域内に列状に設けられた第2導電型の第2の受光部、該第2の受光部の列に沿って設けられ、第2の受光部に蓄積された電荷を受け取りこれを転送する第2の垂直レジスタ、前記第2の受光部と前記第2の垂直レジスタとの間に設けられ、前記第2の受光部の蓄積された電荷の前記第2の垂直レジスタへの転送を制御する転送ゲート部および全体を透光する金属透光膜を有する第1の光学的黒面素部と、第3の垂直レジスタ、前記有効画素部における転送ゲート部と同様のパターンで前記第3の垂直レジスタに沿って設けられた転送ゲート部および全体を透光する金属透光膜を有し、

受光部を有しない第2の光学的黒面素域と、第4の垂直レジスタ、前記有効素域における転送ゲートと同様のパターンで前記第4の垂直レジスタに沿って設けられた転送ゲートおよび前記有効素域における金属遮光膜と同様の遮光パターンの金属遮光膜を有し、受光部を有しない第3の光学的黒面素域とを具備している。

【実施例】

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例を示す全体構成図である。第1図において、11は受光部、11aは擬似受光部、12は垂直レジスタ、13は転送ゲート部、14は水平レジスタ、15は出力部、16はアルミニウムからなる遮光層である。有効素域領域Iでは受光部11以外の領域が遮光層16によって遮光されている。これは従来の有効素域領域と同構造である。

擬似受光部11a、垂直レジスタ12および転送ゲート部13を有する第1の光学的黒面素域

IIでは、すべての領域が遮光層16によって遮光されている。これも従来の光学的黒面素域と同構造である。

受光部がなく、垂直レジスタ12および転送ゲート部13を有する第2の光学的黒面素域領域IIIではすべての領域が遮光層16によって遮光されている。この第2の光学的黒面素域領域IIIでは、受光部がないためこの部分からの暗電流はなく、また垂直レジスタの暗電流の増加は第1の光学的黒面素域領域IIのそれに等しい。

受光部がなく、垂直レジスタ12および転送ゲート部13を有する第3の光学的黒面素域領域IVでは、遮光層16が有効素域領域I部分でのパターンと同一パターンにて垂直レジスタ12、転送ゲート部13を遮光している。この第3の光学的黒面素域領域IVでは、本来受光部である部分の上部が開口しているがフォトダイオードをシリコン基板上に形成していないので、受光部に起因する暗電流は発生しない。また、遮光層が有効素域領域と同一パターンであるため、垂直レジスタの暗電流

の増加分は有効素域領域の垂直レジスタの暗電流のそれと等しい。

第2図に、第2の光学的黒面素域領域IIの本来受光部であるべき部分の断面図（従来例の光学的黒面素域領域の断面図、第10図に相当）を示す。同図に示されるように、本実施例では本来受光部であるべき第10図の従来例では存在していたp⁺型領域およびnウェルがないのでフォトダイオードに起因する暗電流は発生しない。

第3図に第3の光学的黒面素域領域IVの本来受光部であるべき部分の断面図（従来例の有効素域領域の断面図、第9図に相当）を示す。この領域でもフォトダイオードは形成されていないので、フォトダイオードに起因する暗電流は発生しない。この領域ではフォトダイオードは形成されていないものの、遮光層16は、本来フォトダイオードが形成されるべき部分に開口を有する。従って、この領域における垂直レジスタの暗電流およびその増加分は有効素域領域のそれと等しくなる。

次に、各素域領域の単位素域の出力について考

える。まず、有効素域領域Iでは出力Vは前述した記号を用いて、

$$V = (\text{光信号分}) + (\text{受光部の暗電流}) + (\text{垂直レジスタの暗電流}) + (\text{水平レジスタの暗電流}) + (\text{垂直レジスタの暗電流の増加分})$$

$$= A + B + C + D + C_1$$

となる。また、第1、第2、第3の光学的黒面素域領域の出力 V_1 、 V_2 、 V_3 は、

$$V_1 = B + C + D + C_2$$

$$V_2 = C + D + C_3$$

$$V_3 = C + D + C_1$$

となる。したがって、外部回路でこの4つの信号を次のように合成すれば正確な光信号分の出力Aが得られる。

$$\begin{aligned} V - V_1 + V_2 - V_3 &= (A + B + C + D + C_1) \\ &\quad - (B + C + D + C_2) + (C + D + C_3) \\ &\quad - (C + D + C_1) \\ &= A \end{aligned}$$

第4図は、本発明の他の実施例を示す概略平面図である。第4図において、先の実施例と共通す

る部分には同一の参照番号が付されているので重複する説明は省略する。同図において、14aは有効画素領域Iからの信号電荷を転送する第1の水平レジスタ、14bは第1乃至第3の光学的黒画素領域からの信号電荷を転送する第2の水平レジスタ、15a、15bはそれぞれ第1、第2の水平レジスタの後に設けられた第1、第2の出力部である。本実施例では有効画素領域の出力と第1乃至第3の光学的黒画素領域の出力を独立に取り出せるようにしたので、先の実施例の場合と比較して外部回路の構成を簡単にできる。

〔発明の効果〕

以上説明したように、本発明は、固体撮像素子の光学的黒画素領域を3種類にし、有効画素領域からの出力と3種類の光学的黒画素領域からの出力を合成することにより、遮光層のパターンの違いに起因する垂直レジスタの暗電流の増加量の違いを相殺できるようにしたものである。本発明によれば、光信号出力の経時的変動を防ぐことができ、デバイスの信頼性を向上させることがで

きる。

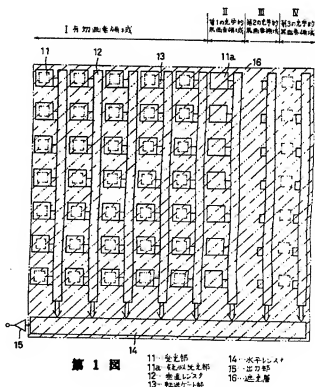
4. 図面の簡単な説明

第1図、第4図は、それぞれ本発明の実施例を示す概略平面図、第2図、第3図は、それぞれ第1図の部分断面図、第5図は、従来例の概略平面図、第6図、第7図は、それぞれ第5図の部分詳細図、第8図、第9図は、それぞれ第6図のA-A'線断面図とB-B'線断面図、第10図は、第7図のC-C'線断面図、第11図は、第1〜第4垂直転送電極に印加される転送クロックの波形図、第12図は、垂直レジスタの暗電流の経時の変化を定性的に示した図である。

10、12a…nウェル領域、11…受光部、11a…擬似受光部、12…垂直レジスタ、13…転送ゲート部、14…水平レジスタ、14a、14b…第1、第2の水平レジスタ、15…出力部、15a、15b…第1、第2の出力部、16、16a…アルミニウムの遮光層、17〜20…第1

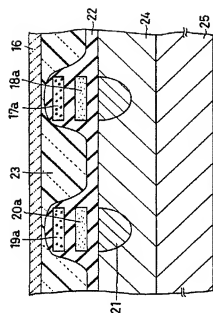
〜第4垂直転送電極、17a〜20a…第1〜第4垂直転送電極の配線部、21…チャネルストップ、22…シリコン酸化膜、23…リンガラス層、24…pウェル領域、25…n型基板、26…p*型領域、I…有効画素領域、II…第1の光学的黒画素領域、III…第2の光学的黒画素領域、IV…第3の光学的黒画素領域。

代理人 井理士 尾身祐助

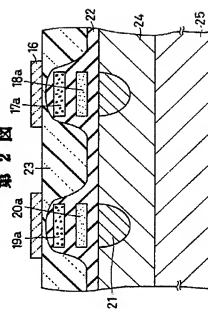


第1図

11…受光部
11a…擬似受光部
12…垂直レジスタ
13…転送ゲート部
14…水平レジスタ
14a…第1の水平レジスタ
14b…第2の水平レジスタ
15…出力部
15a…第1の出力部
15b…第2の出力部
16…遮光層

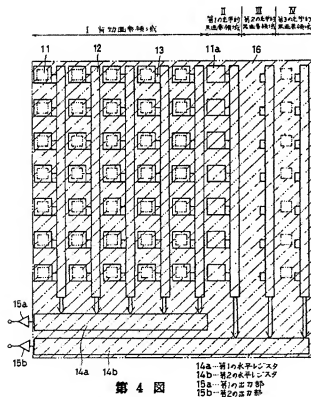


第2図



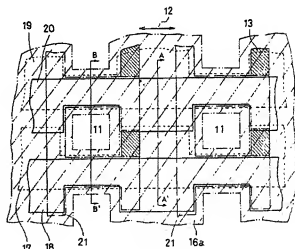
第3図

- 21…チタニウム
22…シリコン酸化物
23…シリコン酸化物
24…シリコン酸化物
25…シリコン酸化物
16…絶縁層
17a…第1半導体配電層の配電部
18a…第2半導体配電層の配電部
19a…第3半導体配電層の配電部
20a…第4半導体配電層の配電部



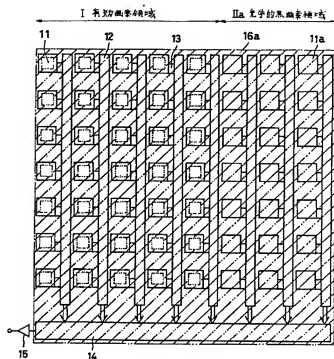
第4図

第1四半期 第2四半期 第3四半期 第4四半期
I II III IV
第1四半期 第2四半期 第3四半期 第4四半期

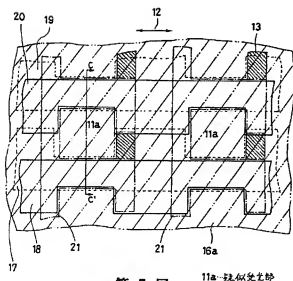


第6図

- 11…受光部
12…絶縁層
13…絶縁層
14…絶縁層
15a…第1半導体配電層の配電部
15b…第2半導体配電層の配電部
16a…絶縁層
17…第3半導体配電層の配電部
18…第4半導体配電層の配電部
19…第5半導体配電層の配電部
20…第6半導体配電層の配電部
21…チタニウム

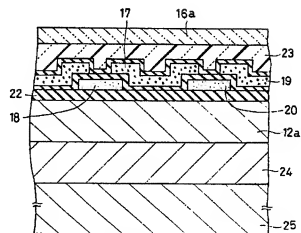


第 5 図



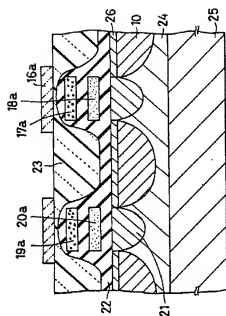
第 7 図

11a…柱状突起

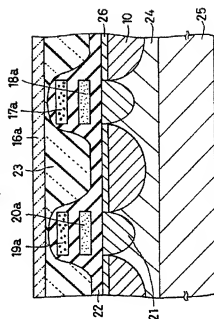


第 8 図

- 12a…n型半導体層
- 22…シリコン酸化膜
- 23…シリコン層
- 24…p型半導体層
- 25…n型基体

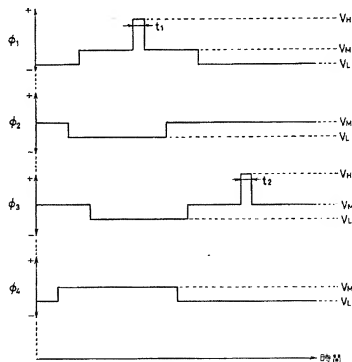


第 9 図

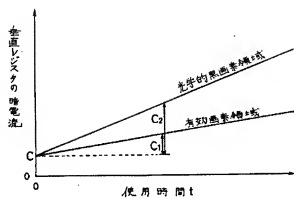


第 10 図

10...n+領域
22...シリコン酸化物膜
26...p型領域



第 11 図



第 12 図